



VHDL : concepts, pratiques et méthodologie de conception

Maîtrisez le langage VHDL pour la conception efficace de systèmes électroniques complexes

DURÉE

3 jours (21 heures)

EFFECTIF

Jusqu'à 10 personnes

TARIF ADHÉRENT

2 150 € HT

TARIF NON ADHÉRENT

2 590 € HT

OBJECTIFS DE LA FORMATION

- Assimiler les concepts et la syntaxe du VHDL
- Mettre en œuvre le process flow VHDL depuis le codage jusqu'à la configuration
- Acquérir un début d'autonomie et une bonne méthodologie de conception

PUBLIC VISÉ & PRÉREQUIS

PUBLIC VISÉ

Electroniciens de conception,
Enseignants, Techniciens, Ingénieurs
en électronique

PRÉREQUIS

Dimensionnée pour un public
disposant au minimum d'un Bac+2 et
maîtrisant les outils informatiques.

PROGRAMME DE LA FORMATION

JOUR 1	Introduction aux FPGA et à la conception numérique en VHDL
9h - 11h30	Module 1 • Introduction aux technologies des composants • Ressources internes FPGA exemple famille de quelques fabricants • Les principes d'une conception VHDL
11h30 - 12h30	Module 2 : Travaux pratiques • Réaliser les premiers codes VHDL de base sur des fonctions simples
12h30 - 13h30	Déjeuner
14h - 16h	Module 3 • Les Objets VHDL • Les Opérateurs VHDL • Assignment concurrente • Assignment séquentielle
16h - 17h30	Module 4 : Travaux pratiques • Simulation des blocs réalisés
JOUR 2	Conception avancée en VHDL et implémentation sur FGPA
9h - 11h30	Module 1 • Code Générique • Compléments sur les Test Benchs

11h30 - 12h30	Module 2 : Travaux pratiques • Passer en revue la totalité du process flow VHDL depuis le codage jusqu'à la configuration • Utiliser les outils de synthèse, de simulation, de placement routage sur un design existant puis sur un code à écrire sur la base d'un cahier des charges
12h30 - 13h30	Déjeuner
14h - 16h	Module 3 • Les règles de conception • Les machines d'états
16h - 17h30	Module 4 : Travaux pratiques • Mettre en œuvre des designs réalisés sur carte d'évaluation Zybo7-20 (une part stagiaire)
JOUR 3	Travaux pratiques FGPA : interfaçage et traitement du signal sur carte Zybo Z7-20
9h - 17h30	Journée dédiée aux travaux pratiques • Utilisation des ressources de la carte Zibo7-20 avec interfaçage de convertisseur analogique/numérique. • Mise en place des briques de bases à des applications de traitement du signal. • Atelier sur la carte d'évaluation Zybo7-20 (une disponible par stagiaire lors de la formation, mais la carte n'est pas donnée à la fin de la formation)

MOYENS PÉDAGOGIQUES & MODALITÉS D'ÉVALUATION

MOYENS PÉDAGOGIQUES

- Cours théoriques
- Travaux pratiques sur les outils Xilinx et une carte d'évaluation Zybo7-20
- (mise à disposition lors des «3 jours, mais la carte n'est pas donnée à la fin de la formation)

MODALITÉS D'ÉVALUATION

- Questionnaire préalable à la formation
- QCM avant et après la formation pour évaluer les acquis
- Questionnaire d'évaluation et de satisfaction

FORMATEURS & CONTACTS

INTERVENANTS : CRESITT

Ingénieur spécialisé en électronique

CONTACT FORMATIONS

Frédéric CABAS - Responsable Formations
frederic.cabas@polesmartpower.fr
06 12 25 21 26